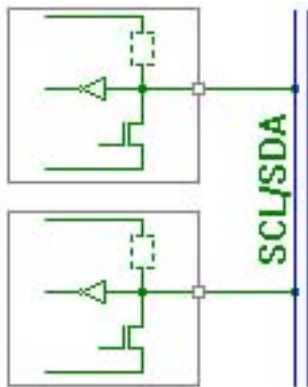


I2C 버스 하드웨어 구조

앞서 설명한 대로, 버스는 물리적으로 **SDA** (data) 와 **SCL** (clock) 이라 불리는 두 개의 **active** 와이어들과, **ground** 연결로 구성되어 있습니다.

SDA 와 **SCL** 모두는 처음에 양-방향입니다. 이는 특정 디바이스에서, 이러한 선들이 **IC** 자체에 의해 구동되거나 외부 장치로부터 구동될 수 있다는 것을 뜻합니다. 이 기능을 수행하기 위해, 이러한 신호들은 **open collector** 또는 **open drain outputs** 을 사용합니다 (기술에 따라 달라짐).



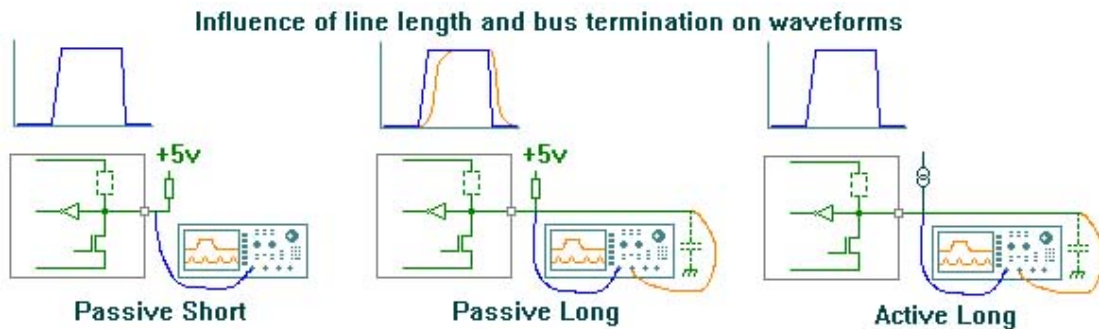
이 버스 인터페이스는 인풋 버퍼와 오픈 드레인 또는 오픈 컬렉터 트랜지스터 주변에 만들어졌습니다. 버스가 유힘(IDLE)이면, 버스 라인들은 로직 **HIGH** 상태 (쉽게 잊지만 이를 위한 외부 **pull-up resistor** 가 필요함에 유의) 에 있습니다.

버스에서 신호를 움직이기 위해, 칩은 자신의 아웃풋 트랜지스터를 구동하며, 따라서 버스는 **LOW** 레벨로 당겨집니다. 이 그림에서 보듯

디바이스에서의 “**pull-up resistor**”는 실제로는 작은 전류 소스이거나 존재하지 않는것입니다.

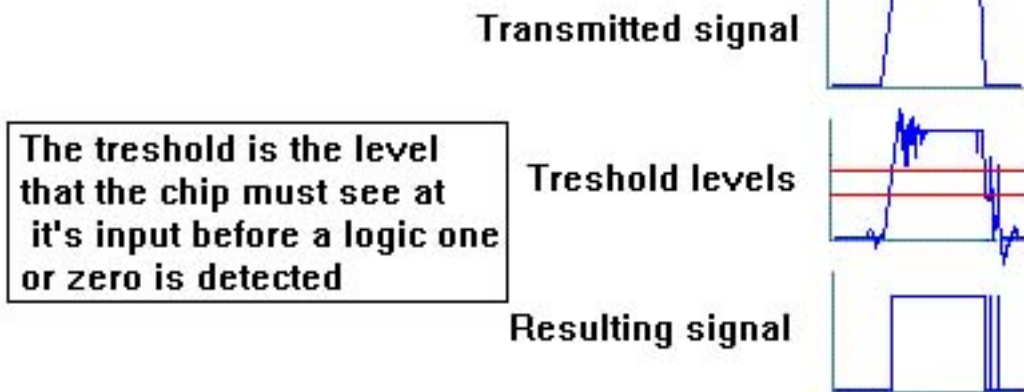
이 개념의 뛰어난 점은 이것이 “**built-in**” **bus mastering** 기법을 갖는다는 것입니다. 0 을 보내는 칩에 의해 “점령된” 버스가 있다면 모든 다른 칩들은 그 버스를 액세스할 권리를 잃어버립니다. **Bus arbitration** 섹션에서 이것에 대한 더 자세한 사항이 설명될 것입니다.

그러나 또한, **open-collector** 기법은 단점도 있습니다. 사용자가 **long bus** 를 갖는다면, 이것은 사용자가 얻을 수 있는 속도에 대한 심각한 영향을 주게 될 것입니다. 긴 라인들은 아웃풋 드라이버들을 위한 용량 적재를 공급합니다. **Pull-up** 이 **passive** 이므로, 사용자는 신호의 모양에 영향을 주는 **RC constant** 에 직면하게 됩니다. 이 **RC constant** 가 높아질수록 여러분이 갈 수 있는 것은 더 낮아집니다. 이는 이것이 **I2C** 버스에서의 에지 슬루(slew) 속도에 영향을 주는 효과 때문입니다. 어떤 지점에서, **IC** 는 로직 1 과 0 을 명확히 구분할 수 없게 될 것입니다.



그 이상의 고속에서 영향 받을 수 있는 것이 있습니다. 이것은 “유령 신호”가 여러분의 전송을 방해하고 여러분이 전송한 데이터를 망가뜨리는 매우 나쁜 것이 될 수 있습니다. IC의 인풋에 있는 Schmitt 트리거조차도 이 영향을 제거할 수 없습니다.

Influence of bad line termination : Reflection

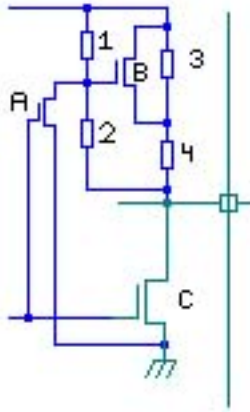


그러므로 다소 엄격한 **electrical specifications** 이 같이 포함되었습니다.

이 문제를 해결하기 위해, 필립스는 **active I2C terminator** 를 개발하였습니다. 이 디바이스는 한 쌍의 **charge** 펌프로 구성되어 있으며 여러분은 이것을 다이내믹 레지스터로 볼 수 있습니다. 상태가 변하는 순간, 이것은 버스에 대량 전류(낮은 역동 저항)를 제공합니다.

그렇게 하면서 이것은 매우 빠르게 기생 축전기(**parasitic capacitor**)를 충전할 수 있습니다. 전압이 일정 수준 이상으로 오른 후에는, 높은 전류 모드가 끝나고 아웃풋 전류가 급격히 떨어집니다.

다음 그림을 살펴보도록 합시다. 버스가 low 를 유지하는 한 (트랜지스터 C 가 on 입니다), 충전 펌프는 트랜지스터 B 의 게이트가 트랜지스터 A 에 의해 low 를 유지하기 때문에 disable 되어 있습니다.



칩이 버스를 해제하자마자 (A 와 C 는 OFF), 모든 4개의 레지스터들(1-4)을 통해 전류를 끌어오며, 축전기는 충전을 시작합니다.

레지스터 2 에 떨어진 전압은, 레지스터 3을 단락(short out)시키며 트랜지스터 B 가 ON 되게 합니다. 레지스터 3이 상대적으로 낮은 값이므로, 전류는 상승하게 됩니다. 향후 특정 지점에서, 트랜지스터 B 의 게이트와 소스 간의 드롭(drop)은 이것의 ON 된 것을 유지할 만큼 충분히 크지 않게 됩니다. 그러면 이것은 Off 되며 충전 주입은 중지됩니다. 그때는, 버스 상에서 충전 누수를 극복하기 위해 오직 외부 pull-up 레지스터만이 남게 됩니다.

이것은 단순한 예에 불과함을 유의하십시오. 실제 디바이스는, 예를 들면 또 다른 칩이 버스를 계속 low 로 끌어당기고 있는 경우 “overcharging”을 막기 위한, 더욱 많은 회로를 구현합니다,

이 디바이스는 여러분이 I2C 버스 길이의 수 미터를 극복해야 하는 경우 도움이 될 수 있습니다.